

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-046629

(43)Date of publication of application : 16.02.1996

(51)Int.Cl. H04L 12/28  
H04L 12/66  
H04Q 3/00

(21)Application number : 06-193548

(71)Applicant : NEC CORP

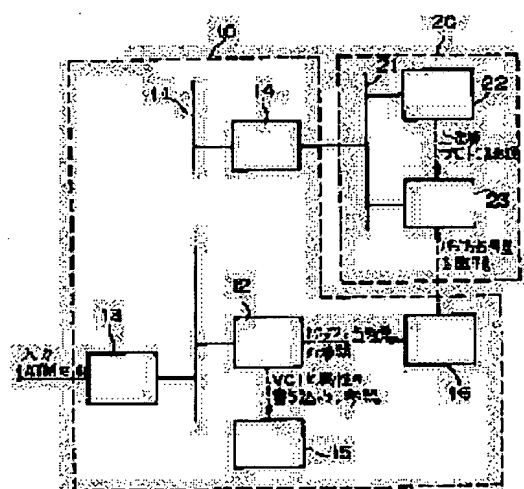
(22)Date of filing : 26.07.1994

(72)Inventor : SHINOHARA MASAYUKI

**(54) ATM NETWORK INTERFACE MODULE****(57)Abstract:**

**PURPOSE:** To provide the buffer management system in which an execution throughput of a high order layer packet level is improved by the addition of hardware as less as possible in the ATM network interface module.

**CONSTITUTION:** A cell buffer to store ATM cells for the recomposition of a higher-layer packet is built up in a main memory 23 of a host work station 20 to which an ATMNIC (ATM network interface card) 10 is mounted. Furthermore, a VC dependent cell abort management table in which several hundreds of cells in terms of VC number are registered is provided to a status storage section 12 in the ATMNIC 10. A 'reception enable' or 'reception disable' is set to the management table depending on a buffer occupied amount. The reception processing section 12 receives an ATM cell of a logic channel (VC) when the setting of the management table indicates 'reception enable' and aborts the ATM cell of the logic channel (VC) when the setting of the management table indicates 'reception disable'.

**LEGAL STATUS**

[Date of request for examination] 26.07.1994

[Date of sending the examiner's decision of rejection] 10.02.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-46629

(43) 公開日 平成8年(1996)2月16日

(51) Int. Cl. <sup>6</sup>	識別記号	庁内整理番号	P I	技術表示箇所
H 0 4 L 12/28				
12/66				
H 0 4 Q 3/00		9466-5K	H 0 4 L 11/ 20	G
		9466-5K		B
			審査請求 有	請求項の数 3 F D (全 12 頁)

(21) 出願番号 特願平6-193548

(22) 出願日 平成6年(1994)7月28日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 榎原 誠之

東京都港区芝五丁目7番1号 日本電気株式会社内

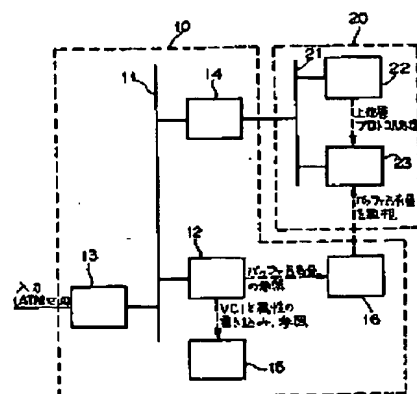
(74) 代理人 弁理士 小橋川 祥二

(54) 【発明の名称】 ATMネットワークインターフェースモジュール

(57) 【要約】

【目的】 ATMネットワークインターフェースモジュールにおいて、できるだけ少ないハード量の追加で上位層パケットレベルの実行スループットを改善することが可能なバッファ管理システムを提供する。

【構成】 上位層パケットの再組立のためにATMセルを蓄積するセルバッファを、ATMNIC (ATMネットワークインターフェースカード) 10を実装するホストワークステーション20のメインメモリ23内に構築する。また、VC数にして数百本程度登録できるVC別セル廃棄管理テーブルをATMNIC 10内の状況記憶部12に設ける。管理テーブルにはバッファ占有量に応じて「受信可」または「受信不可」を設定する。受信処理部12は、管理テーブルの設定が「受信可」であれば、その論理チャンネル (VC) のATMセルを受信し、「受信不可」であればその論理チャンネル (VC) のATMセルを破棄する。



10: ATMネットワークインターフェース  
11: ローカルバス  
12: 受信処理部  
13: 制御層 I/F  
14: バス I/F  
15: 状況記憶部  
16: バッファ占有量計数部  
20: ホストワークステーション  
21: システムバス  
22: CPU  
23: メインメモリ

(2)

特開平8-46629

1

## 【特許請求の範囲】

【請求項1】 ATM通信網における通信プロトコル階層の内の最下層であるATM層と、ネットワーク層との間に位置し、前記2つの層を連結させるためのデータフォーマット変換処理やアドレス変換処理等の役割を担うAAL層の実処理を実行するATMネットワークインターフェースモジュールにおいて、AALパケットへの再組立のためにATMセルを蓄積するセルバッファメモリを、ATMネットワークインターフェースモジュールが実装されるワークステーションまたはインターネット機器内のメインメモリに設置したことを特徴とするATMネットワークインターフェースモジュール。

【請求項2】 請求項1記載のATMネットワークインターフェースモジュールにおいて、前記セルバッファメモリにおけるATMセルの占有量を計数するバッファ占有量計数手段と、前記バッファ占有量計数手段によって計測されたバッファ占有量に基づいて論理チャネル（VC）毎に受信の可否を設定するVC別セル破棄管理テーブルと、前記管理テーブルの設定が「受信可」であれば当該論理チャネル（VC）のATMセルを受信し、「受信不可」であれば当該論理チャネル（VC）を破棄する受信処理部とを設けたATMネットワークインターフェースモジュール。

【請求項3】 前記管理テーブルは、現在受信中の論理チャネル（VC）だけを登録する構成とし、初期状態では前記管理テーブルに何も登録せずに、前記管理テーブルにエントリのない新規の論理チャネル（VC）からATMセルが到着した場合は、その到着時点のバッファ占有量に基づいて新規論理チャネル（VC）の受信の可否を決定し、前記管理テーブルに、その論理チャネル（VC）のVC識別子と、前記決定された受信の可否を表示する請求項2に記載のATMネットワークインターフェースモジュール。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、ATM通信網における通信プロトコル階層の内の最下層であるATM層と、ネットワーク層との間に位置し、上下2つの層を連結させるためのデータフォーマット変換処理やアドレス変換処理等の役割を担うAAL（ATM Adaptation Layer）層の実処理を実行するATMネットワークインターフェースモジュールに関し、特に、できるだけ少ないハード量の追加で上位層パケットの実効スループットを改善することができるATMネットワークインターフェースモジュールに関する。

## 【0002】

【従来の技術】 ATMネットワークインターフェースモジュールは、バスI/Fを介してワークステーションやインターネット機器などのホストに実装されて、ATM伝送方式と上位プロトコル層の間の通信データの受け渡

2

しを請け負う。

【0003】 ATMネットワークインターフェースモジュールとしては、カード型のモジュールが知られており、図11は従来のATMネットワークインターフェースカード（ATMNIC）の構成例を示している。ATMネットワークインターフェースモジュールとしては、ATMNICが代表的であるので、以下、本明細書においては、「ATMNIC」をATMネットワークインターフェースモジュール一般の意味も含む語句として使用する。

【0004】 図11において、破線で囲まれた部分100がATMNIC、もう一方の破線で囲まれた部分110が被実装ホストワークステーションである。ATMNIC100は、パケット再組立のためにATMセルを蓄積するローカルメモリ102と、ATM層とAAL層の処理やセル破棄処理を実行する受信処理部103と、物理層I/F104と、ATMNIC内のローカルバス101とホストワークステーション110内のシステムバス111と接続するバスI/F105とを備え、これらがローカルバス101を介して相互接続される構成となっている。

【0005】 ローカルメモリ102内には、セルバッファメモリが設けられている。図12に示すように、受信されたATMセルは、パケット分のATMセルが揃うまでAAL層処理とATM層処理が施されながらローカルメモリ102内のセルバッファメモリに蓄積される。そして、全セルが揃って受信処理が完了した時点で上位プロトコル層にパケットを渡す。ここで1セルでも欠けたパケットは上位プロトコル層に渡されることなくAAL層で廃棄される。

## 【0006】

【発明が解決しようとする課題】 従来は、上述したように、上位層パケットへの再組立のためのATMセルを蓄積するセルバッファをATMNIC内のローカルメモリ102内に実現していた。しかし、ATMNIC内に実装できるハードメモリ量の規模は小さく、さらに、ATMNIC100内のローカルバス101に接続されたローカルメモリ102で受信パケットを組立ててから、さらにそのローカルバス101を経由してホスト110のメインメモリ113に上位層パケットを転送することによりホストのCPU112へのパケット引渡しを実現していたために（図12参照）、このローカルバス101の容量が不足になりがちであり、ATMNICとして十分な処理能力を達成できなかった。

【0007】 また、従来は、ATMNIC内でバッファオーバーフローが発生しても何ら特別な処理は行われていなかった。このため、ATMセル群が不完全な形のままながらセルバッファ内に留まっており、その後の受信処理で破棄されるまでバッファ領域を無駄に占領することになる。このセルバッファの非効率的な利用は他の上

(3)

特開平8-46629

3

位層パケットのセル損失を次々と引き起こし、結果として上位層パケットレベルの実行スループットの低下を招く。

【0008】本発明は上記の点にかんがみて成されたもので、できるだけ少ないハード量の追加で従来の方法で問題となっていた実効スループットの抑制を改善することを目的とする。

【0009】

【課題を解決するための手段】上記課題を解決するため、本発明においては、ATMネットワークインターフェースモジュールにおいて、AALパケットへの再組立のためにATMセルを蓄積するセルバッファメモリを、ATMネットワークインターフェースモジュールが実装されるワークステーションまたはインターネット機器内のメインメモリに設置するように構成した。

【0010】

【作用】ワークステーションのメインメモリは、ATMNICに物理的に実装できるメモリ量よりもはるかに膨大であるため、セルバッファの絶対量不足によるセル廃棄の発生頻度を低減できる。また、ATMセルのまま、ホスト側へ受け渡すため、従来のようにパケット単位で転送する場合（図12参照）と比べて、受信パケットの管理をホストのCPUに渡す際に特別なパケット転送処理を伴わないため、その分だけATMNICの受信処理部の実効処理量を軽減できるとともに、ローカルバスの渋滞を緩和できる。これらATMNICを構成するハードウェアに対する負荷の軽減により、ATMNICの絶対的なスループットを大幅に改善できる。

【0011】

【実施例】次に図面を参照して本発明の一実施例について説明する。図1は本発明によるATMNICの一実施例の基本構成図である。破線で囲まれた部分10が本発明によるATMNICの基本構成図であり、もう一方の破線で囲まれた部分20が従来実装ワークステーションである。ATMNIC10においては、ATM層とAAL層の処理やセル廃棄処理を実行する受信処理部12と、物理層1/F13と、バス1/F14（ATMNIC内のローカルバス11とホストワークステーション20内のシステムバス21を接続する）とがローカルバス11を介して相互接続されている。さらに、後述するVC別セル廃棄管理テーブル（以下適宜「管理テーブル」と略す）が保存されている状況記憶部15と、任意の時点においてどれだけバッファ量が占有されているどうかをモニタできるバッファ占有量計数部16が設けられている。ホストワークステーション20は、簡単のためCPU22とメインメモリ23のみからなる構成で示している。

【0012】ホストワークステーション20のメインメモリ23内には、上位層パケットへの再組立のためにATMセルを蓄積するセルバッファメモリ（図5～10の

4

セルバッファ40）が設定されている。そのセルバッファメモリの占有量は、上記バッファ占有量計数部16によって検出される。

【0013】図2はATMNIC10に入力されたATMセルの経路を示し、物理層1/F13を介して入力されたATMセルは、受信処理部12で受信処理を施されてからバス1/F14を経由してホスト20のメインメモリ23内に蓄積される。そして、上位層パケットを構成する全てのATMセルが揃って受信処理が完了すると、受信処理部12はホスト20のCPU22に対してパケット受信終了通知を送信して受信パケットの管理をホスト20のCPU22に渡す。

【0014】図3は状況記憶部15内に保存されているVC別セル廃棄管理テーブル30の構成例を示す。VC別セル廃棄管理テーブル30は、論理チャネル（VC）の識別子（VCI）を登録する欄とそれに対応して属性を示す欄（1ビット）が設けられ、属性欄にはそのVCのATMセルは受信可（ビット「0」）であるか、受信不可（ビット「1」）であるかを表示する。

【0015】管理テーブル30のエントリ数は数百個程度である。これは、ATM伝送方式で規定されている12ビットのVCI（4096個）のうち、同時に使用されるのは高々数百個程度であるとの考察に基づく。

【0016】初期状態では管理テーブル30には何も登録されていない。管理テーブル30にエントリのない新規のVCからATMセルが到着した場合にはそのATMセルは上位層パケット（AALパケット）の先頭セルであると判断して、その時点のセルバッファの占有量がしきい値以下であるならばそのVCIと属性「0」（受信可）を、もし、セルバッファの占有量がしきい値を超えていればそのVCIと属性「1」（受信不可）を管理テーブル30に表示する。

【0017】また、バッファオーバーフローによるセル廃棄が発生した場合には、管理テーブル30中の廃棄されたセルに該当するVC欄の属性を「1」（受信不可）に設定する。

【0018】ATMNIC10に到着する全てのATMセルに対して、そのVCIに基づいてVC別セル廃棄管理テーブルを参照し、属性が「0」（受信可）である場合にはそのままセルバッファに蓄積し、他方、属性が「1」（受信不可）である場合には、受信処理部12は、そのATMセルを廃棄する。

【0019】AALパケットの終わりを示すEOP（End of Packet）セルが到着したら、管理テーブル30中のそのVCのエントリを削除して別の新たなVC登録のために管理テーブル30の空き領域を増やす。もし、管理テーブル30の空き領域が皆無のときに新たなVCからのATMセルが到着した場合には、そのVCからのATMセルは全て無条件でセルバッファに蓄積せざるを得ないが、管理テーブル30が空き次第その直後の到着セ

(4)

特開平8-46629

5

ルに対してエントリがないと判断するので、中途ではあるが該テーブルに登録されてその影響を最小限に留めることができる。また、そのような状況が発生する頻度を極限まで抑えることができるように管理テーブル30の可能エントリ数を最適化しておく。この実施例による構成では、管理テーブル30のエントリ数は数百本程度であることは上述したが、これは、小容量のハードメモリの追加で実装可能である。

【0020】実施例の管理テーブル30は、現在受信中のVCだけを登録する構成としているためエントリ数を数百程度に抑えているが、もちろん、エントリ数を増やして全VCについて予め登録するようにしてもよい。

【0021】次に図4のフローチャートを用いて実施例の動作を説明する。まず、ATMNIC10にATMセルが入力されると(F1)、そのVCについて状況記憶部15内のVC別セル廃棄管理テーブル30を参照し

(F2)、管理テーブル30にエントリされているかチェックする(F3)。エントリされていれば、次に属性をみて(F4)、属性が「0」(受信可)であれば、メインメモリ23内に設定されたバッファメモリの占有量を計測し(F5)、バッファが一杯でなければ(F6)、そのまま受信処理を施して(F7)、セルバッファに蓄積する(F8)。次に、到着したセルはEOPセル(AALパケットの終りを示す)かどうかチェックし(F9)、EOPセルであれば該当するVCのエントリを管理テーブル30から削除する(F10)。

【0022】一方、ステップF4において、属性が「1」(受信不可)である場合にはそのATMセルを受信処理部12で破棄する。またステップF6において、バッファが一杯であるときも、属性を「1」(受信不可)に変更して(F12)、セルを破棄する(F13)。これにより新たなVC登録のためにテーブル30の空き領域を増やす。また、この時すでにバッファメモリ内に蓄積されているATMセルがあれば、それらもいづれ無効になってしまうセルであるから破棄する。

【0023】ステップF3において、管理テーブル30にエントリのない新規のVCのATMセルであれば、そのATMセルは上位層パケットの先頭セルであるとみなしてよい。そこで、次に管理テーブルの空きがあるかどうかチェックして(F14)、空きがあれば、その時点のセルバッファの占有量を計測する(F15)、バッファ占有量がしきい値以下であれば(F16)、パケット分の全ATMセルを収容できると判断してそのVC1と属性「0」(受信可)をテーブル30に登録する(F17)。セルバッファの占有量がしきい値以上であるならば(F16)、じきにバッファオーバーフローによりセル廃棄が発生するだろうと判断してそのVC1と属性「1」(受信不可)を管理テーブル30に登録する(F18)。

【0024】ステップF14において、管理テーブル3

6

0の空き領域が無ければ、そのVCからのATMセルはすべて無条件で受信処理を施して(F7)、セルバッファに蓄積せざるを得ないが(F8)、テーブル領域が空き次第その直後の到着セルに対してエントリがないと判断されて、中途からではあるが管理テーブル30に登録されてその影響を最小限に留めることができる。

【0025】以上のように、本発明においては、上位層パケットの再組立のためにATMセルバッファを、ATMNIC10を実装するワークステーション20のメインメモリ23に構築する。ワークステーション20のメインメモリ23は、ATMNIC10に物理的に実装できるメモリ量よりもはるかに膨大であるため、セルバッファの絶対量不足によるセル廃棄の発生頻度を低減でき、受信処理(ATM層の処理、AAL層の処理)を受け持つ受信処理部12の処理速度が許す限りにおいてはどんな大きなネットワーク負荷も収容可能である。そして、ATMNIC10内に大容量のハードメモリを搭載させないため、非常に低価格でATMNICを製作できる利点を生ずる。

【0026】上記実施例のATMセルの経路は、すでに図2を参照して説明したが、これと図12に示す従来の構成によるセル転送経路と比べると、受信パケットの管理をホスト20のCPU22に渡す際に特別なパケット転送処理を伴わないため、その分だけ受信処理部12の実効処理量を軽減できるとともにローカルバス11の渋滞を緩和できる。ATMNIC10を構成するハードウェアに対する負荷が軽減されることにより、ATMNIC10の絶対的なスループットを大幅に改善できる。

【0027】また、上記実施例によれば、バッファ占有量に基づいて論理チャンネル(VC)毎に受信の可否を設定するVC別セル破棄管理テーブル30を状況記憶部15内に設定し、管理テーブル30中の属性が「1」であるVCに対しては、バッファに入力する前に、受信処理部12において該当セルを破棄する。これにより、セル損失を含む無益なパケットを構成するATMセルがネットワーク帯域を無駄に浪費することはないのはもちろん、セル廃棄を特定のVCのパケットに集中させてセル廃棄が多数のパケットに及ぶのを防いでATM交換機内の有限のセルバッファを有効に利用でき、上位層パケットレベルの実効スループットを改善することができる。

【0028】さらに、上位層パケット(AALパケット)を構成する先頭のATMセルが到着した時点のバッファ占有量がしきい値を越えているならば、そのパケットを構成するATMセルを、EOPセルが到着するまで受信処理部12で全て破棄するようにする。これは、このパケットは将来的にはバッファオーバーフローによりATMセルを損失するであろうと予測して、該当パケットを未然に破棄しておくことを意味するが、これによりセル損失を含むであろう無益なパケットは1セル分もバ

(5)

特開平8-46629

7

バッファ占有することはなく、バッファの利用効率を改善して上位層パケットレベルの実効スループットを上げることができる。

【0029】次に具体的なケースを図5ないし図10に示す。まず、図5および図6は管理テーブル30にエントリのあるVCをもつATMセルがATMNIC10に到着したときの動作例を示す。図5(a)は、VC別セル廃棄管理テーブル30に「0」(受信可)のエントリがあるVC1のATMセルが到着したときの状態を示している。属性が受信可であることから、VC1で送られる上位層パケットには未だセル損失がなくそのATMセルは有効であると判断して、受信処理部12で受信処理を施した後セルバッファ40に蓄積する(図5

(b))。

【0030】図6(a)は、管理テーブル30に「1」(受信不可)のエントリがあるVC2のATMセルがATMNIC10に到着したときの状態図である。属性が受信不可となっているのは、VC2で送られる上位層パケットには既にセル損失が発生しているか、あるいは先頭セルが到着したときのバッファ占有量がしきい値以上であったためと考えられ、いずれにしろこのVC2のATMセルは全く無効であるので受信処理部12で破棄処分する(図6(b))。

【0031】図7と図8はVC別セル廃棄管理テーブル30にエントリのないVCをもつATMセルがATMNIC10に到着したときの動作例を示す。最初に図7の説明をすると、図7(a)はセルバッファ40の占有量がしきい値以下であるときに管理テーブル30にエントリのないVC3のATMセルがATMNIC10に到着した状態を示している。管理テーブル30に該当するVCのエントリがないことにより、このセルは上位層パケットの先頭セルであると判断し、またセルバッファ40には十分な空き容量があるのでパケット分の全ATMセルを収容できると推察して、次の状態(図7

(b))では、VC別セル廃棄管理テーブル30にそのVC1(VC3)と属性「0」(受信可)を登録して、その先頭セルをセルバッファ40に蓄積する。バッファオーバーフローによるセル損失が発生しない限り、以後到着するVC3のATMセルはすべてセルバッファ40に蓄積して交換処理を施す。

【0032】図8(a)はセルバッファ40の占有量がしきい値以上であるときに管理テーブル30にエントリのないVC4のATMセルがATMNIC10に到着した状態を示している。図7と同様に管理テーブル30に該当するVCのエントリがないことにより、このATMセルは上位層パケットの先頭セルであると判断する。しかし、セルバッファ40の占有量がしきい値以上であるため、この先頭セルにより構成される上位層パケットはいずれバッファオーバーフローによりセル損失を含むだろうと判断して、管理テーブル30にそのVC1(VC

8

4)と属性「1」(受信不可)を登録して、その先頭セルを受信処理部12で破棄する(図8(b))。以後到着するVC4のATMセルはすべて受信処理部12で破棄処分する。

【0033】図9(a)は、セルバッファ40が満杯のときに、管理テーブル30に受信可「0」のエントリがあるVC5のATMセルがATMNIC10に到着した状態を示している。VC5については受信可であるためこのATMセルをセルバッファ40に蓄積しようとするが、セルバッファ40が満杯であるため否応なしに廃棄されてしまう。このたった一つのセル損失によりVC5の上位層パケットは全く無効になってしまうので、すでにセルバッファ40に蓄積されているVC5のATMセルを破棄するとともに管理テーブル30のVC5の欄のビットを「1」(受信不可)に変更して、以後到着するVC5のATMセルはすべて受信処理部12で破棄処分する(図9(b))。

【0034】図10(a)は、管理テーブル30に受信不可「1」のエントリがあるVC6のEOPセルがATMNIC10に到着したときの状態を示している。属性が受信不可であることから、今までこのVCのATMセルはすべて受信処理部12で破棄処分されてきたことがわかる。EOPセルの到着は、このVCに関してパケット分のセルが一通りすべて到着したこと、またこの次に来るVC6のATMセルは別の上位層パケットの先頭セルであることを意味する。そこで、図10(b)に示すように、管理テーブル30の空き容量を増やすために管理テーブル30からVC6のエントリを削除し、この次に来るVC6のATMセル(先頭セル)に対して実行されるバッファ占有量に基づくセル廃棄制御に備える。

【0035】

【発明の効果】以上説明したように、本発明によれば、ATMネットワークインターフェースモジュールにおいて、実効スループットを大幅に改善できるという効果が得られる。

【図面の簡単な説明】

【図1】本発明によるATMネットワークインターフェースモジュールの一実施例のブロック図である。

【図2】図1の実施例においてATMセルがATMNICに到着してからセルバッファに蓄積されるまでの経路を説明する図である。

【図3】図1の実施例の状況記憶部内に設けられるVC別セル廃棄管理テーブルの構成図である。

【図4】図1の実施例におけるATMセルに対する処理手順を示すフローチャートである。

【図5】図1の実施例においてVC別セル管理テーブルに受信可「0」のエントリがあるVCのATMセルがATMNICに到着したときの処理手順を説明する状態図である。

【図6】図1の実施例においてVC別セル管理テーブル

(6)

特開平8-46629

9

に受信不可「1」のエントリがあるVCのATMセルがATMNICに到着したときの処理手順を説明する状態図である。

【図7】図1の実施例においてセルバッファの占有量がしきい値以下であるときにVC別セル管理テーブルにエントリがないVCのATMセルがATMNICに到着したときの処理手順を説明する状態図である。

【図8】図1の実施例においてセルバッファの占有量がしきい値以上であるときにVC別セル管理テーブルにエントリがないVCのATMセルがATMNICに到着したときの処理手順を説明する状態図である。

【図9】図1の実施例においてセルバッファが満杯のときにVC別セル管理テーブルに受信可「0」のエントリがあるVCのATMセルがATMNICに到着したときの処理手順を説明する状態図である。

【図10】図1の実施例においてEOPセルが到着したときの処理手順を説明する状態図である。

【図11】従来のATMネットワークインターフェースモジュールの構成図である。

(6)

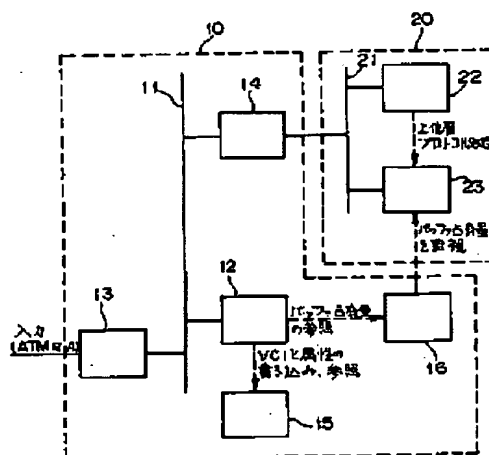
10

\*【図12】従来のATMネットワークインターフェースモジュールの構成において、ATMセルが到着してからセルバッファに蓄積されるまでの経路を示す図である。

【符号の説明】

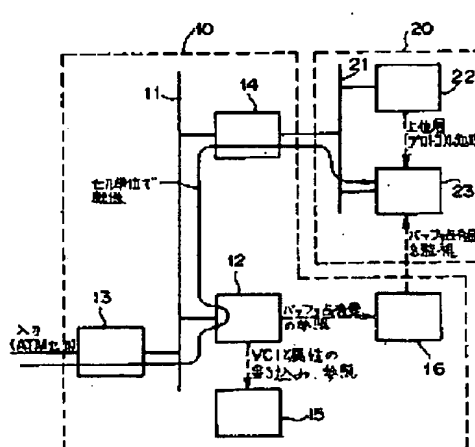
- 10: 100 ATMネットワークインタフェースカード(ATMNIC)  
 11: 101 ローカルバス  
 12: 103 受信処理部  
 13: 104 物理層I/F  
 14: 105 バスI/F  
 15: 状況記憶部  
 16: バッファ占有量計数部  
 20: 110 ホストワークステーション  
 21: 111 システムバス  
 22: 112 CPU  
 23: 113 メインメモリ  
 30: VC別セル管理テーブル  
 40: セルバッファ

【図1】



- 10: ATMネットワークインタフェース  
 11: ローカルバス  
 12: 受信処理部  
 13: 物理層I/F  
 14: バスI/F  
 15: 状況記憶部  
 16: バッファ占有量計数部  
 20: ホストワークステーション  
 21: システムバス  
 22: CPU  
 23: メインメモリ

【図2】



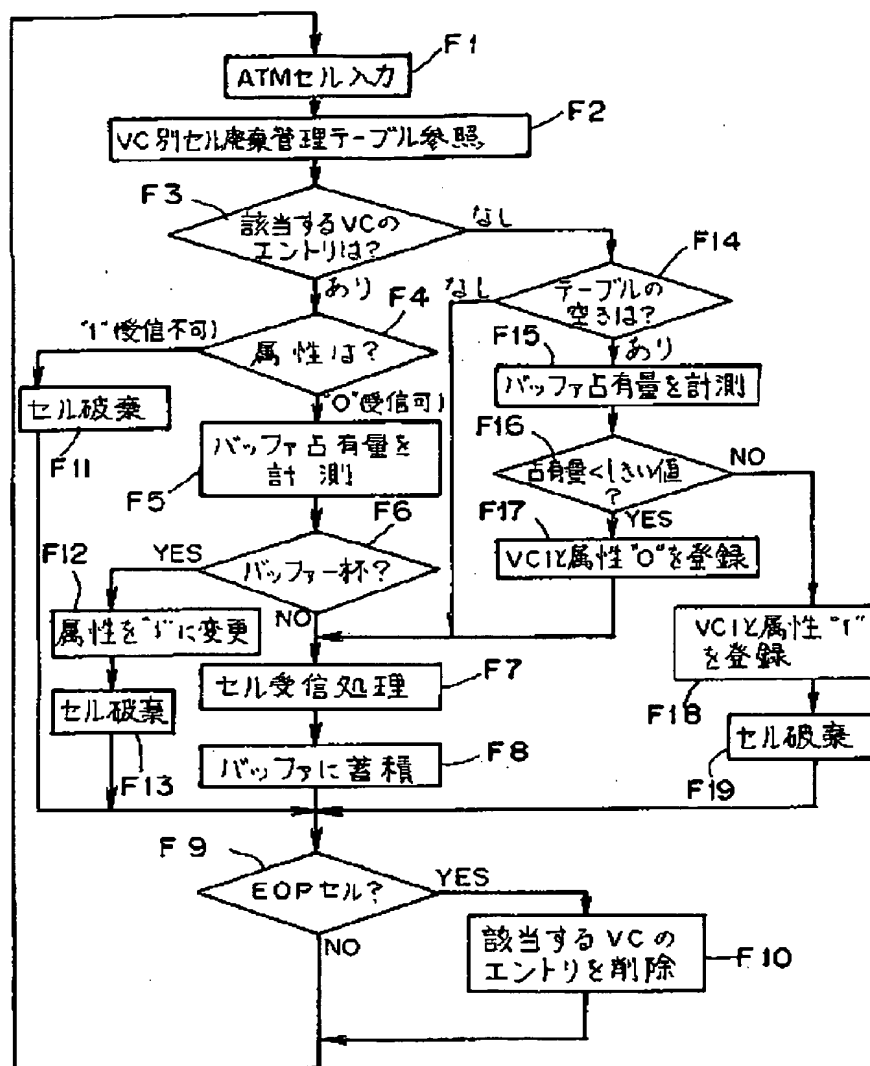
【図3】

30	
VC	属性

(7)

特開平8-46629

【図4】

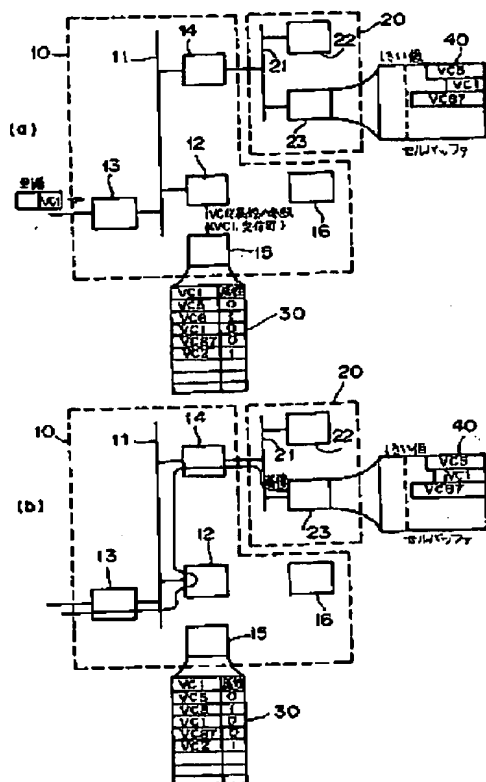




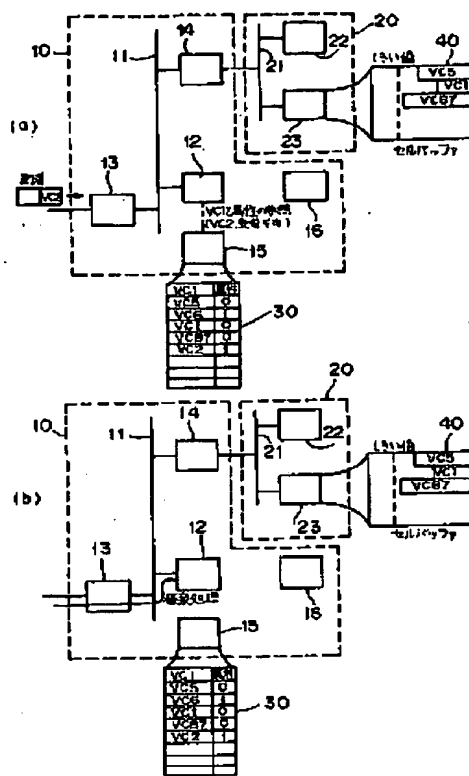
(8)

特開平8-46629

【図5】



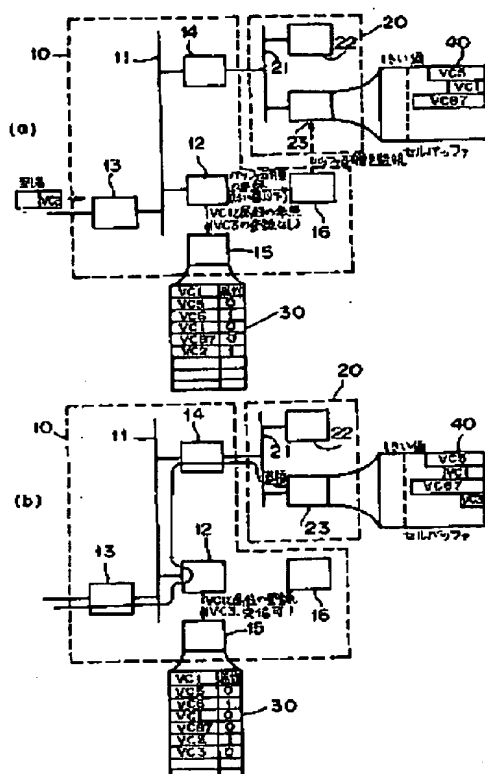
【図6】



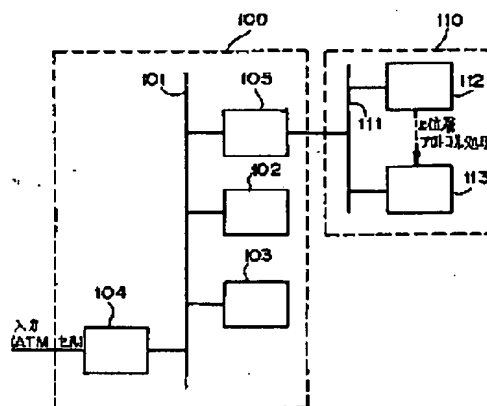
(9)

特開平8-46629

【圖 7】

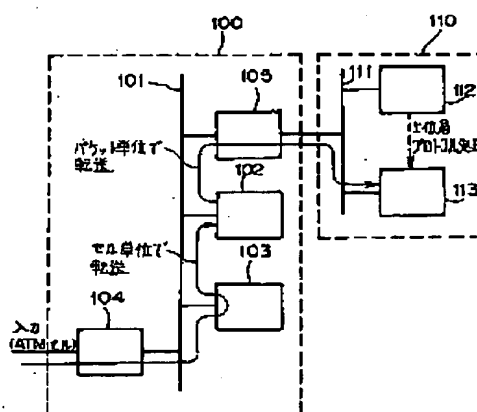


【 1 1 】



- |                     |                  |
|---------------------|------------------|
| 100:ATMネットワークアダプタース | 110:ネットワークスレーション |
| 101:ローカルバス          | 111:システムバス       |
| 102:ローカルメモリ         | 112:CPU          |
| 103:受信知覚部           | 113:メインメモリ       |
| 104:物理層I/F          |                  |
| 105:バス I/F          |                  |

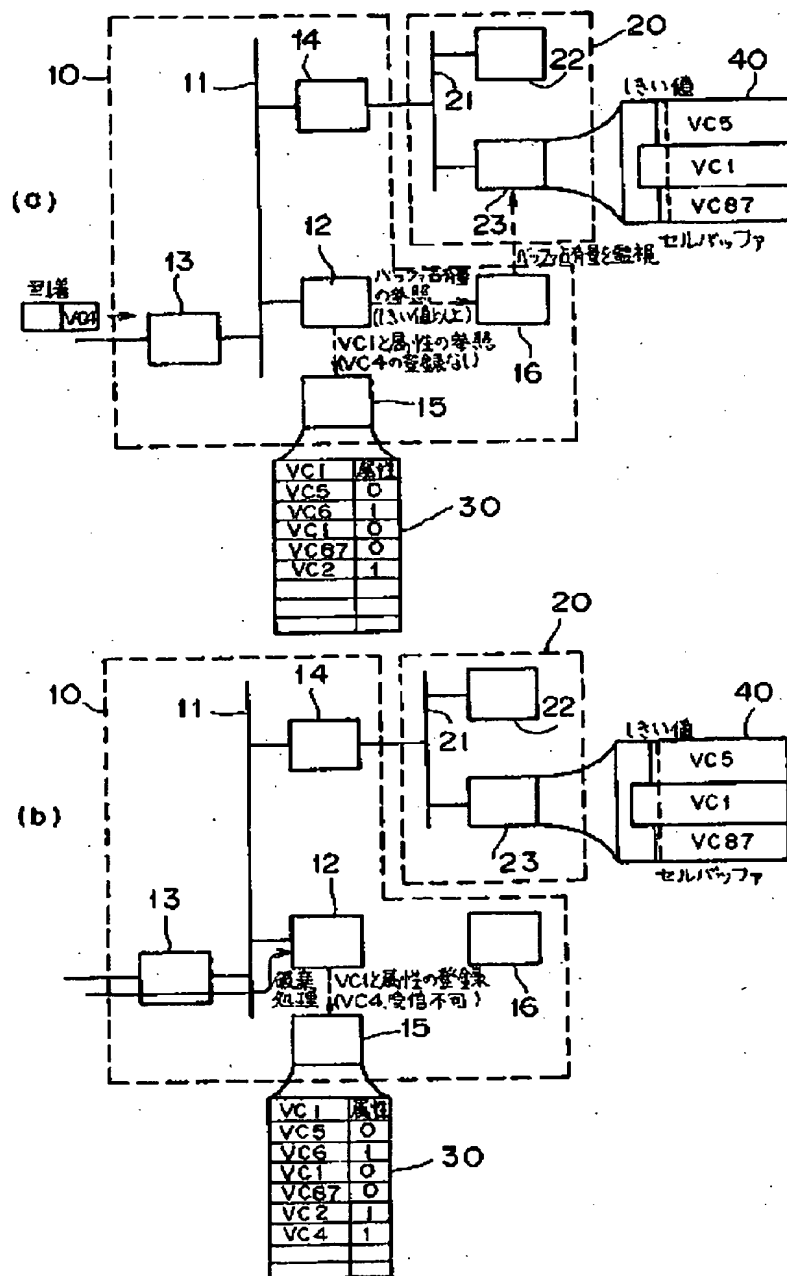
【圖 12】



(10)

特開平8-46629

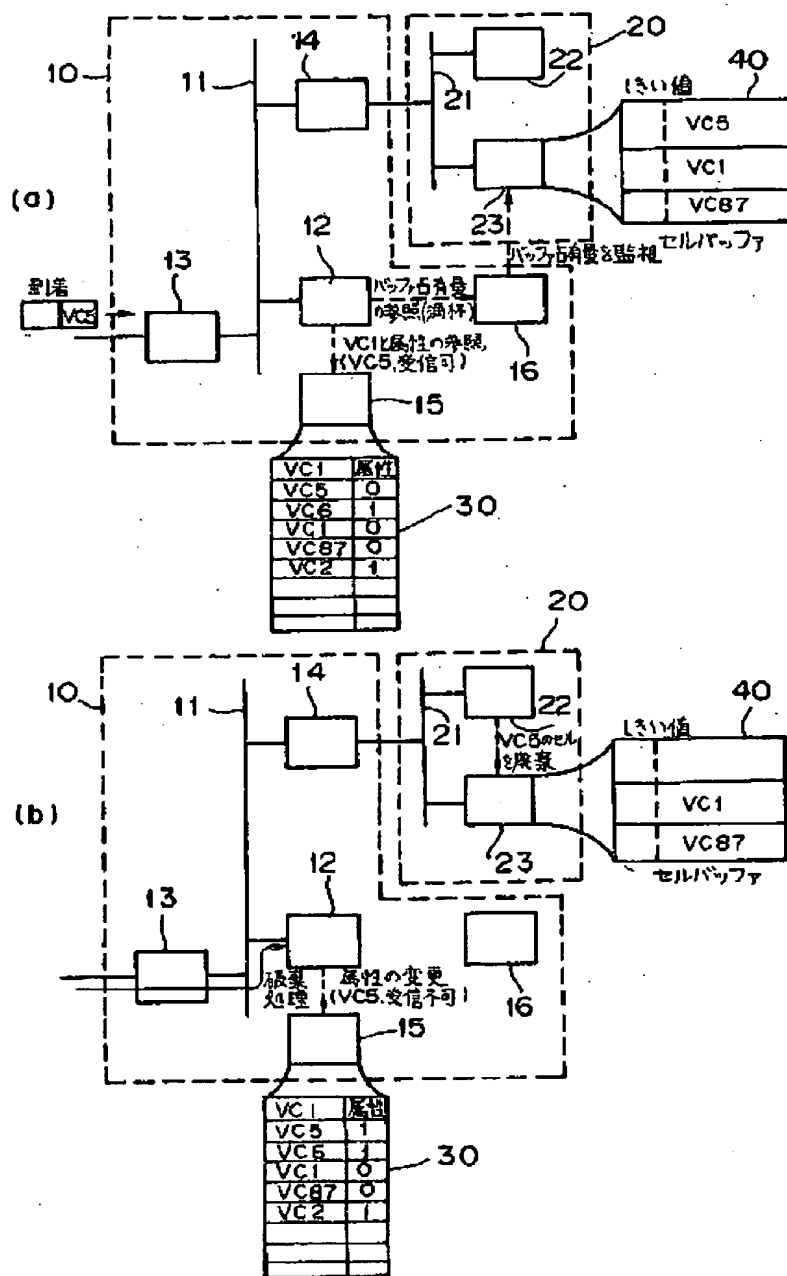
【図8】



(11)

特開平8-46629

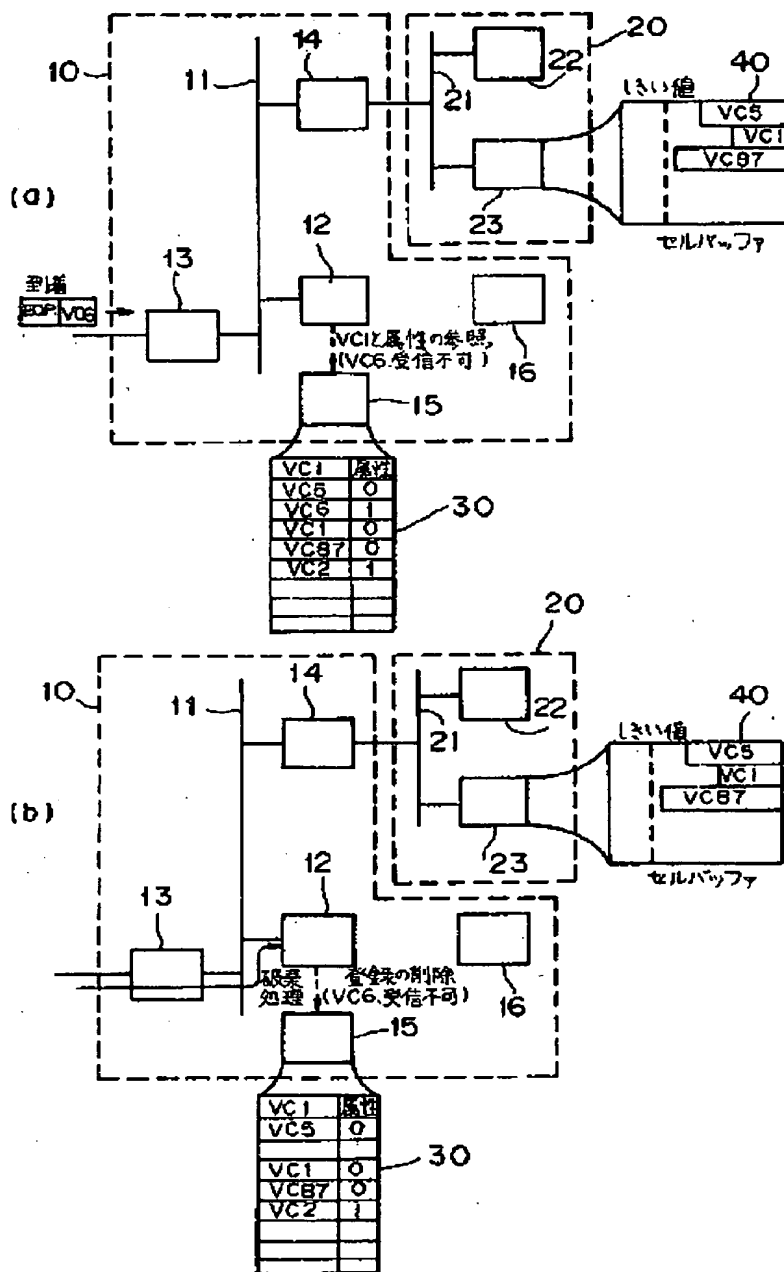
【図9】



(12)

特開平8-46629

【図10】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**